

X24C02

(2K , 256 × 8位) 串行E²PROM

一、概述

1.1 一般说明

X24C02是CMOS 2048位串行E²PROM ,在内部组织成256×8位。X24C02的特点是具有允许在简单的二线总线上工作的串行接口和软件协议。

Xicor E²PROM是为需要长时间工作的应用而设计和测试的。其固有的数据保存期限为100年。它有DIP , MSOP和SOIC封装可供使用。

1.2 特点

2.7V至5.5V电源

低功耗CMOS

——工作电流小于1mA

——待机状态电流小于50 μ A

内部组织成256 × 8

自定时 (Self Timed) 写周期

——典型写周期时间为5ms

2线串行接口

——双向数据传送协议

四字节页写操作

——每个字节总写入时间为最小

高可靠性

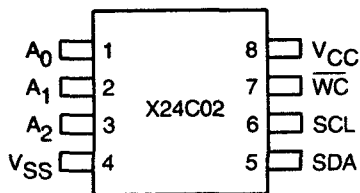
——使用期限：100,000个周期

——数据保存期：100年

新型硬件——写控制功能

1.3 引脚排列

X24C02的引脚排列如下图所示。



1.4 引脚名称与说明

X24C02的引脚名称如下表所示。

| 符号 | 说明 |
|-----------------|------|
| A0-A2 | 地址输入 |
| SDA | 串行数据 |
| SCL | 串行时钟 |
| \overline{WC} | 写控制 |
| V _{ss} | 地 |
| V _{cc} | +5V |

串行时钟 (SCL)

SCL输入用于使所有数据能与时钟同步地输入和输出器件。

串行数据 (SDA)

SDA是双向引脚,用于把数据送入器件和从器件送出。它是漏极开路输出,且可与任何数目的漏极开路或集电极开路输出“线或”(wire-ORed)连接。

漏极开路输出要求使用上拉电阻。为了选择典型值，可参见“计算总线上拉电阻典型值”图。

地址 (A0, A1, A2)

地址输入用于设置七位从地址的最低三个有效位。这些输入端可以静态或动态驱动。如果是静态使用，那么它们必须按要求接至V_{SS}或V_{CC}。若是动态驱动，必须把它们驱动至V_{SS}或V_{CC}。

写控制输入控制对器件的写入的能力。当 \overline{WC} 为低电平时（连接至V_{SS}），X24C02将被允许执行写操作。当 \overline{WC} 为高电平（连接至V_{CC}）时，内部高电压电路被禁止且所有写操作均被禁止。

1.5 功能方框图

X24C02的功能方框图如下图所示。

(8) V_{CC} ——

(4) V_{SS} ——

(7) \overline{WC} ——

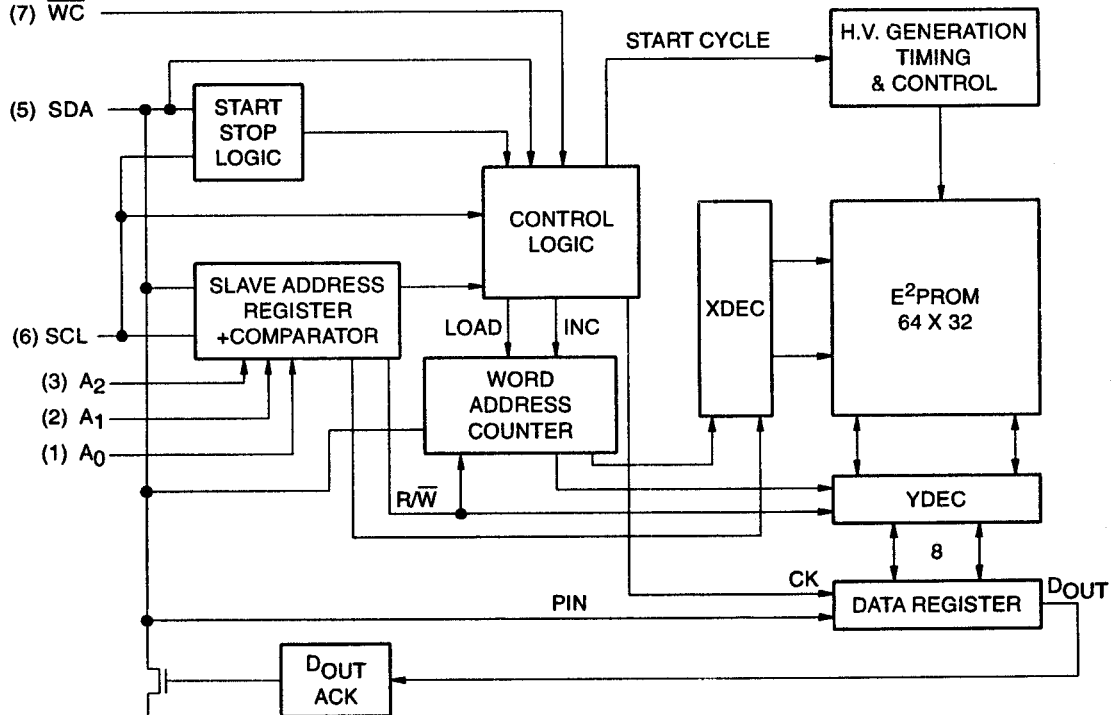
(5) SDA ——

(6) SCL ——

(3) A₂ ——

(2) A₁ ——

(1) A₀ ——



二、工作原理

2.1 器件的工作

X24C02支持面向双向总线的协议。协议规定任何发送数据到总线上的器件为发送器而接收器件为接收器。控制传送的器件是主机，被控制的器件为从机。主机总是启动数据的传送并提供用于发送和接收操作的时钟。因此，在所有的应用中X24C02被认为是从机。

2.1.1 时钟和数据约定

SDA线上的数据状态仅在SCL为低电平期间内才可改变。SCL为高电平期间SDA状态的改变被用来表示起始和停止条件。参见图1和2。

2.1.2 起始条件

所有命令以起始条件为前导，它是SCL为高电平时SDA从高电平至低电平的跳变。X24C02连续监视SDA和SCL线上的起始条件，且在未符合此条件之前不对任何命令作出响应。

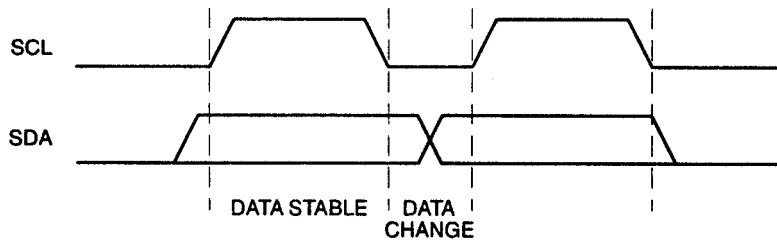


图1 数据的有效性

2.1.3 停止条件

所有通信必须由停止条件来结束，停止条件是SCL为高电平时SDA从低电平至高电平的跳变。X24C02也利用停止条件使器件在读序列之后处于待机（standby power）方式。停止条件仅可在发送器件已释放总线之后发出。

2.1.4 应答（确认）

应答（确认）是用于指示数据传送成功的软件协议。发送器件（无论是主机或从机）在发送8位之后将释放总线。在第9个时钟周期内接收器将把SDA线拉至低电平以确认它已接收8位数据。参见图3。

X24C02在识别起始条件和它的从地址之后将以应答作出响应。如果器件和写操作二者均被选择，那么X24C02将在每一后续8位字接收之后以应答作出响应。

在读方式下，X24C02将发送8位数据，释放SDA线并在线上监视应答（信号）。如果检测到应答且主机未产生停止条件，那么X24C02将继续发送数据。如果未检测到应答，那么X24C02将中止进一步的数据传送。然后主机必须送出停止条件以便使X24C02返回到待机状态并使器件进入已知状态。

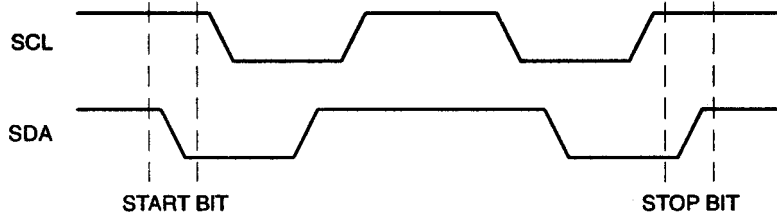


图2 起始和停止的定义

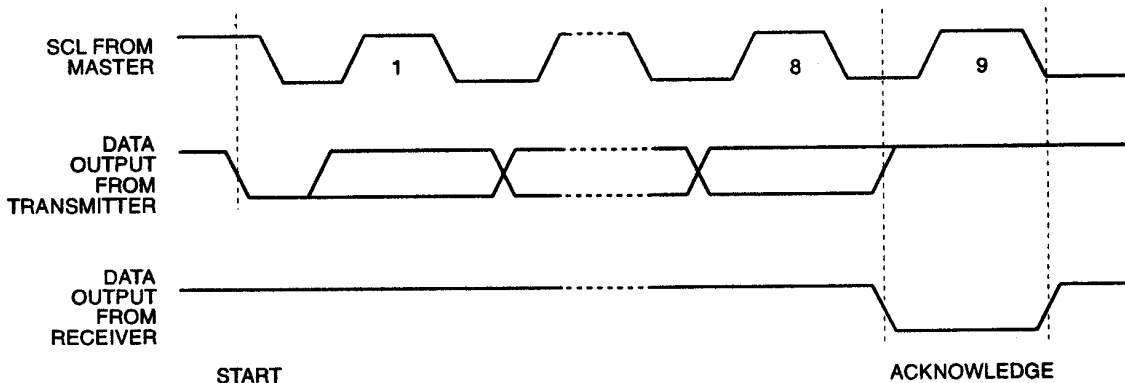


图3 来自接收器的应答响应

2.2 器件的寻址

在起始条件之后，主机必须输出它所访问的从机的地址。从机地址的最高4个有效位是器件类型识别符（见图4）。对于X24C02识别符固定为1010[B]，接着的三个有效位对特定器件寻址。系统在总线上可以有

达八个X24C02器件（见图10）。八个地址由A0，A1和A2输入端的状态规定。

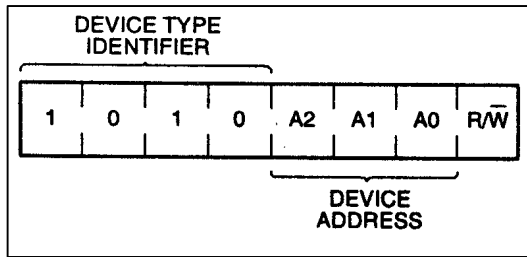


图4 从机地址

从地址的最后一位定义所执行的操作。设置为1时选择读操作，设置为0时选择写操作。

在起始条件之后，X24C02监视SDA总线，把所发送的从地址与其从地址（器件类型与A0，A1和A2输入）作比较。比较相符时X24C02在SDA线上输出应答信号。根据R/W位的状态，X24C02将执行读或写操作。

2.3 写操作

2.3.1 字节写

对于写操作，X24C02要求第二个地址线。该地址域是字地址，它由八位组成，提供对256字存储器的任一个的访问。接收到字地址后，X24C02用应答作出响应，并等待下一个八位数据，再以应答作响应。然后主机通过产生停止条件来结束传送，此时X24C02开始内部至非易失性存储器的写周期。在内部写周期过程中X24C02输入端被禁止，器件不响应来自主机的任何请求。关于地址、应答和数据传送的时序，请参见图5。

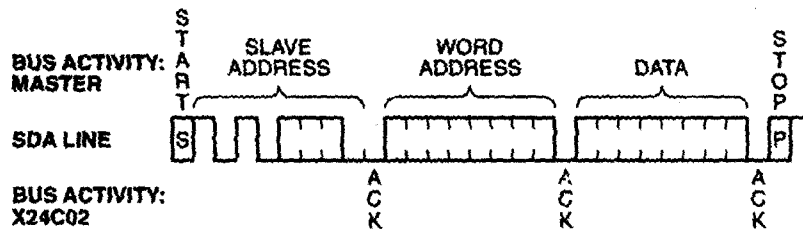


图5 字节写

2.3.2 页写

X24C02能进行4字节的页写操作。它以与字节写操作同样的方式开始，但是与字节写操作时不同，它不是在第一个数据字被传送之后结束写周期，而是可再发送多达三个的字节。在接收每一个字之后，X24C02以应答作出响应。

在接收每一个字之后，两个低地址位在内部加1。地址的高6位保持不变。如果在产生停止条件之前主机要发送多于4个的字，那么地址计数器将“翻转（roll over）”且先前写入的数据将被重写。与字节写操作一样，所有输入将被禁止。直到内部写周期完成为止。地址、应答和数据传送时序可参见图6。

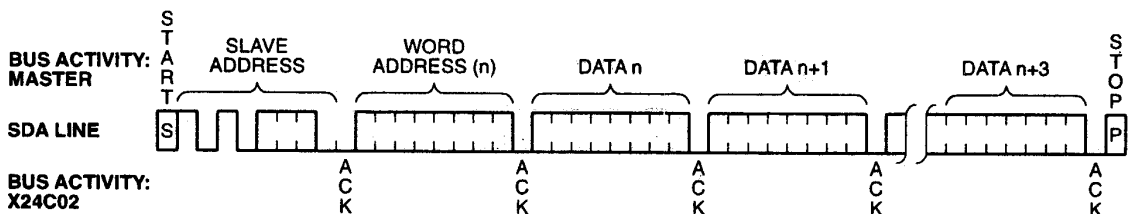
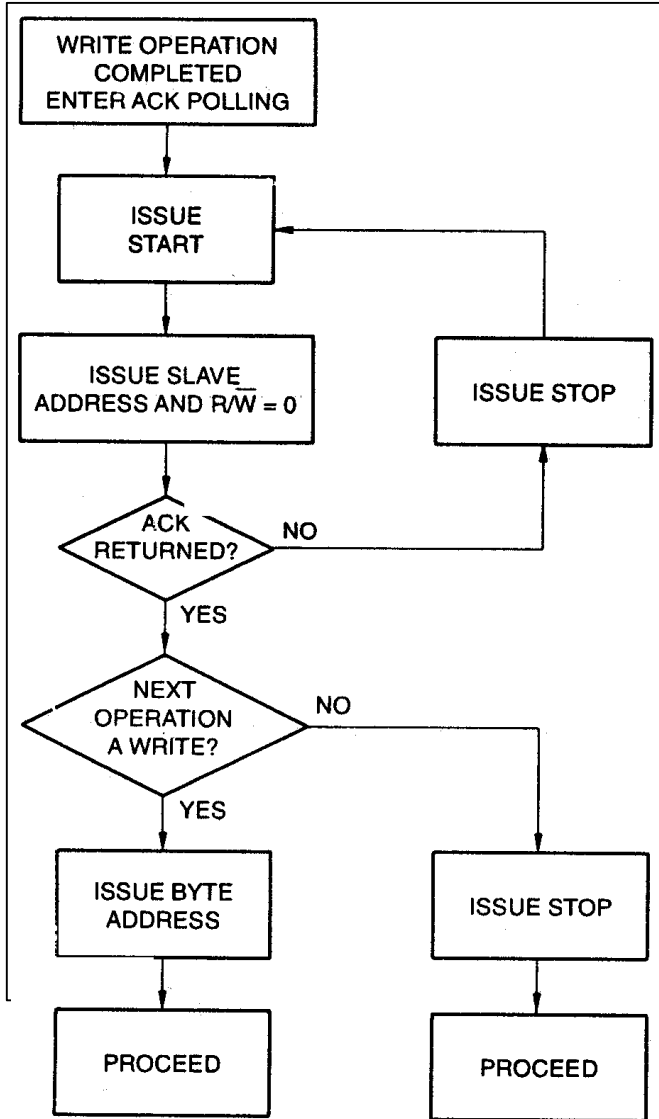


图6 页写

流程图1 ACK轮询序列



2.3.3 应答轮询 (Acknowledge Polling)

内部写操作期间内，输入的禁止可用于运行典型的5ms的写周期。一旦发出表示主机写操作结束的停止条件，X24C02便开始内部的写周期。ACK轮询可立即开始。这包括发出起始条件，后续用于写操作的从地址。如果X24C02仍忙于写操作，那么没有ACK返回。如果X24C02已完成写操作，那么ACK将被返回，于是主机可进行下一读或写操作。

2.4 读操作

除了从地址的R/W位被置为1之外，读操作以与写操作相同的方式开始。有三种基本的读操作：当前地址读，随机读和顺序读。

应当注意，读操作均第9个时钟周期不是“不关心”。为了结束读操作，主机必须在第9个周期期间发出停止条件或者在第9个时钟周期内保持SDA为高电平、然后发出停止条件。

2.4.1 当前地址读

X24C02内部包含地址计数器，它保持最后一个被访问字的地址，并可自动加1。因此，若最后一次访问（读或写）的地址为n，那么下一次读操作将访问地址n+1

的数据。在接收到R/W位被置为1的从地址后，X24C02发出应答信号并在接着的8个时钟周期内发送8位字。主机通过发送停止条件来结束这次发送，省略第9个时钟周期的应答。地址、应答和数据传送的时序请见图7。

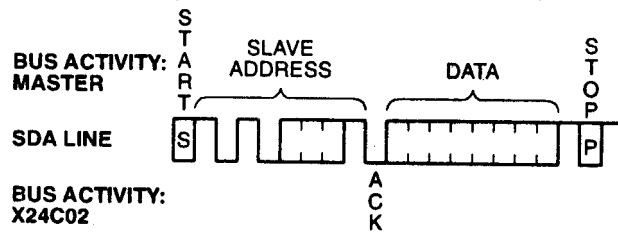


图7 当前地址读

2.4.2 随机读

随机读操作允许主机以随机方式访问任何一个存储器单元。在发出R/W位被置为1的从地址之前，主机必须执行一次“伪 (dummy)”写操作。主机发出起始条件、从地址并后继以它将要读的字地址。在字地址应答之后，主机立即重新发出起始条件和R/W位被置为1的从地址。这之后是来自X24C02的应答，再后面是8位字。主机通过发出停止条件结束这次发送，省略了第9个时钟周期的应答。地址、应答和数据传送时序参见图8。

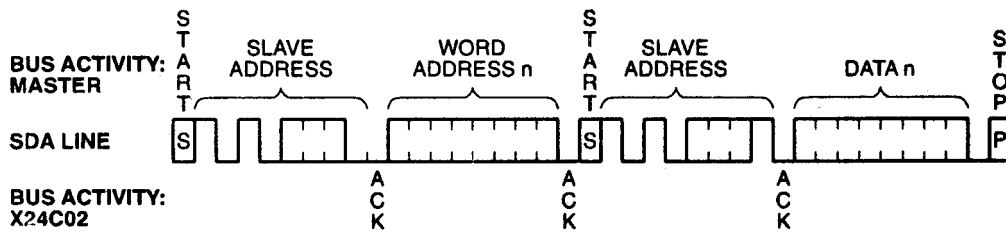


图8 随机读

2.4.3 顺序读

顺序读可以象当前地址读或随机访问读一样开始。第一个字的传送与其他方式一样，只是主机现在用应答作出响应，表示它需要另外的数据。X24C02对每一个接收到的应答继续输出数据。主机通过发出停止条件结束这次发送，省略第9个时钟周期应答。

数据输出是顺序的，来自地址n的数据后随来自地址n+1的数据。读操作的地址计数器所有地址位均可增量，允许在一次操作期间内连续读出整个存储器的内容。在地址空间的末尾（地址255），计数器“翻转”至地址0，X24C02对每一个接收到的应答继续输出数据。地址、应答及数据传送的时序请见图9。

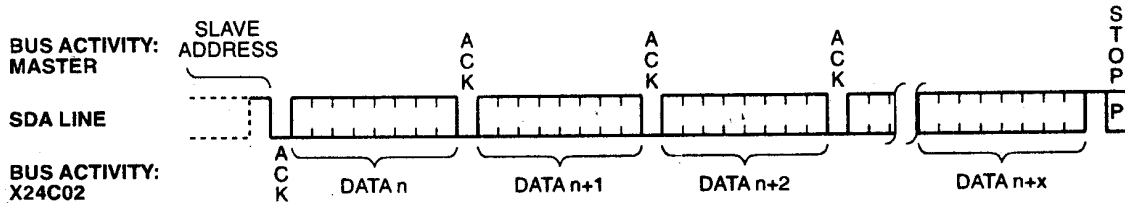


图9 顺序读

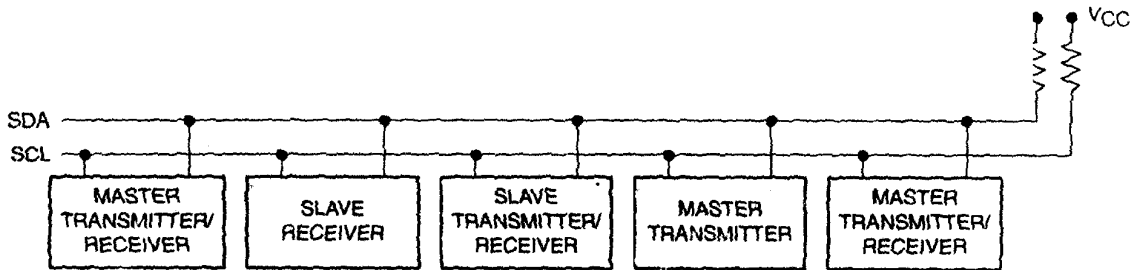


图10 典型系统接法

三、特性

3.1 极限参数*

| | | |
|----------------------------|-----|-------|
| 工作温度 | -65 | 至+135 |
| 储存温度 | -65 | 至+150 |
| 任何引脚相对于V _{SS} 的电压 | -1V | 至+7V |
| 直流输出电流 | 5mA | |
| 引脚温度（焊接，10秒） | 300 | |

* 强度超出所列的极限参数可能导致器件的永久性损坏。这些仅仅是极限参数，并不意味着在极限参数条件下或在任何其它超出推荐工作条件中所示参数的情况下器件能有效地工作。延长在极限参数条件下的工作时间会影响器件的可靠性。

3.2 推荐的工作条件

| 温度 | Min | Max |
|-----|-----|------|
| 商用 | 0 | 70 |
| 工业用 | -40 | +85 |
| 军用 | -55 | +125 |

| 电源电压 | 极限值 |
|------------|-----------|
| X24C02 | 4.5V至5.5V |
| X24C02-3.5 | 3.5V至5.5V |
| X24C02-3 | 3V至5.5V |
| X24C02-2.7 | 2.7V至5.5V |

3.3 直流工作特性（除非另有说明，均在推荐的工作条件下）

| Symbol | Parameter | Limits | | Units | Test Conditions |
|----------------|------------------------------|---------------------|---------------------|---------|---|
| | | Min. | Max. | | |
| I_{CC1} | Power Supply Current (read) | | 1 | mA | SCL = $V_{CC} \times 0.1/V_{CC} \times 0.9$ Levels @ 100 KHz, SDA = Open, All Other Inputs = GND or $V_{CC} - 0.3V$ |
| I_{CC2} | Power Supply Current (write) | | 2 | | |
| $I_{SB}^{(1)}$ | Standby Current | | 50 | μA | SCL = SDA = $V_{CC} - 0.3V$, All other Inputs = GND or V_{CC} , $V_{CC} = 5.5V$ |
| $I_{SB}^{(2)}$ | Standby Current | | 30 | μA | SCL = SDA = $V_{CC} - 0.3V$, All Other Inputs = GND or $V_{CC} = 3.3V + 10\%$ |
| I_{LI} | Input Leakage Current | | 10 | μA | $V_{IN} = GND$ to V_{CC} |
| I_{LO} | Output Leakage Current | | 10 | μA | $V_{OUT} = GND$ to V_{CC} |
| $V_{IL}^{(2)}$ | Input Low Voltage | -1.0 | $V_{CC} \times 0.3$ | V | |
| $V_{IH}^{(2)}$ | Input High Voltage | $V_{CC} \times 0.7$ | $V_{CC} + 0.5$ | V | |
| V_{OL} | Output Low Voltage | | 0.4 | V | $I_{OL} = 3$ mA |

3.4 电容 ($T_A=25$, $f=1MHz$, $V_{CC}=5V$)

| Symbol | Parameter | Max. | Units | Test Conditions |
|-----------------|--|------|-------|-----------------|
| $C_{I/O}^{(3)}$ | Input/Output Capacitance (SDA) | 8 | pF | $V_{I/O} = 0V$ |
| $C_{IN}^{(3)}$ | Input Capacitance (A_0, A_1, A_2, SCL, WC) | 6 | pF | $V_{IN} = 0V$ |

注释：(1) 在测量之前必须执行停止命令。

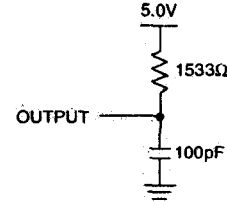
(2) V_{IL} min和 V_{IH} max仅供参考且不测试。

(3) 此参数周期性地被采样，并非100%测试。

3.5 交流测试条件

| | |
|--------------------------------|--|
| Input Pulse Levels | $V_{CC} \times 0.1$ to $V_{CC} \times 0.9$ |
| Input Rise and Fall Times | 10 ns |
| Input and Output Timing Levels | $V_{CC} \times 0.5$ |

3.6 等效交流负载电路

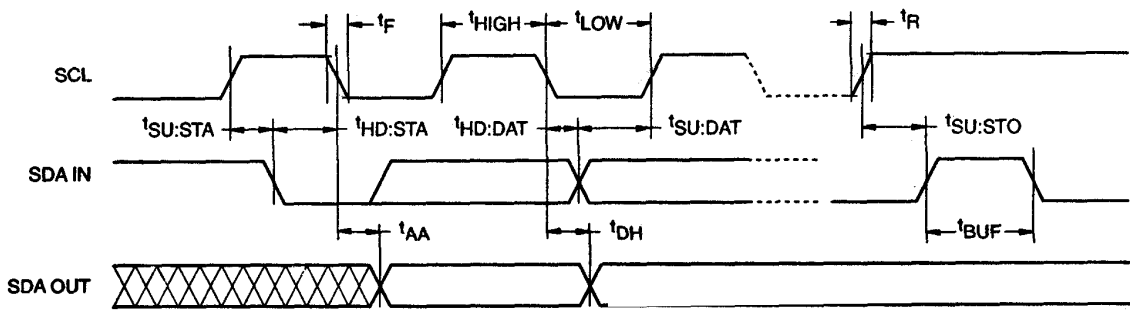


3.7 交流特性 (在推荐的工作条件下)

3.7.1 数据输入定时参数

| Symbol | Parameter | Min. | Max. | Units |
|--------------|--|------|------|---------|
| f_{SCL} | SCL Clock Frequency | 0 | 100 | KHz |
| T_I | Noise Suppression Time Constant at SCL, SDA Inputs | | 100 | ns |
| t_{AA} | SCL Low to SDA Data Out Valid | 0.3 | 3.5 | μs |
| t_{BUF} | Time the Bus Must Be Free Before a New Transmission Can Start | 4.7 | | μs |
| $t_{HD:STA}$ | Start Condition Hold Time | 4.0 | | μs |
| t_{LOW} | Clock Low Period | 4.7 | | μs |
| t_{HIGH} | Clock High Period | 4.0 | | μs |
| $t_{SU:STA}$ | Start Condition Setup Time | 4.7 | | μs |
| $t_{HD:DAT}$ | Data In Hold Time | 0 | | μs |
| $t_{SU:DAT}$ | Data In Setup Time | 250 | | ns |
| t_R | SDA and SCL Rise Time | | 1 | μs |
| t_F | SDA and SCL Fall Time | | 300 | ns |
| $t_{SU:STO}$ | Stop Condition Setup Time | 4.7 | | μs |
| t_{DH} | Data Out Hold Time | 300 | | ns |

3.7.2 总线时序



3.7.3 上电定时参数

| Symbol | Parameter | Max. | Units |
|-----------------|-----------------------------|------|-------|
| $t_{PUR}^{(4)}$ | Power-up to Read Operation | 1 | ms |
| $t_{PUW}^{(4)}$ | Power-up to Write Operation | 5 | ms |

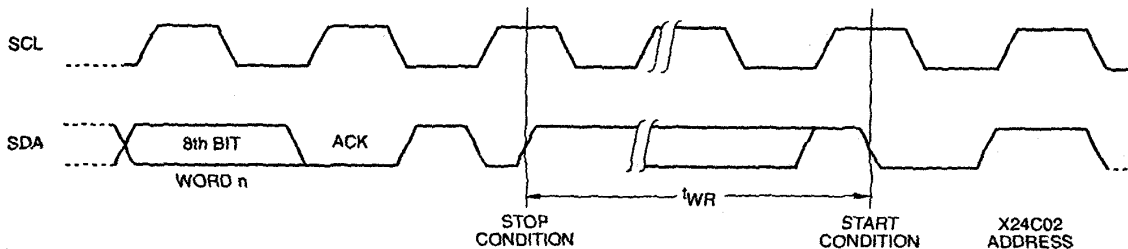
注释：(4) t_{PUR} 和 t_{PUW} 是从 V_{CC} 稳定直至规定的工作可以开始所需的延迟。这些参数周期性地被采样，并非100%测试。

3.7.4 写周期极限值

| Symbol | Parameter | Min. | Typ. ⁽⁵⁾ | Max. | Units |
|----------------|------------------|------|---------------------|------|-------|
| $t_{WR}^{(6)}$ | Write Cycle Time | | 5 | 10 | ms |

写周期时间是从写序列的有效停止条件到内部擦除/编程周期结束之间的时间。在写周期期间内，X24C02总线接口电路被禁止，允许SDA保持高电平，器件不对其从地址作出响应。

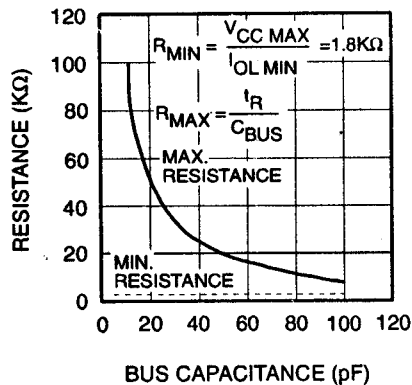
3.7.5 写周期时序



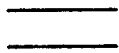


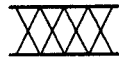

注释：(5) 典型值是 $T_A=25$ 和额定电源电压（5V）条件下的数值

(6) t_{WR} 是不使用轮询技术时从系统看来的最小周期时间。它是器件完成内部写操作所需的最大时间。

3.8 计算总线上拉电阻典型值的曲线图



3.9 符号表

| WAVEFORM | INPUTS | OUTPUTS |
|---|-----------------------------|-------------------------------|
|  | Must be steady | Will be steady |
|  | May change from Low to High | Will change from Low to High |
|  | May change from High to Low | Will change from High to Low |
|  | Don't Care: Changes Allowed | Changing: State Not Known |
|  | N/A | Center Line is High Impedance |