

## X24C45

## 串行自动存储 (AUTOSTORE™) 非易失性RAM (256位, 16 × 16位)

### 一、概述

#### 1.1 一般说明

Xicor公司出品的X24C45是串行256位NOVRAM (非易失性RAM), 它是按16×16组织的静态RAM, 与非易失性E<sup>2</sup>PROM阵列位对位 (bit-by-bit) 重叠。X24C45利用Xicor公司先进的CMOS浮栅 (Advanced CMOS Floating Gate) 工艺制造。

Xicor NOVRAM设计成允许利用软件命令或外部硬件输入端在两个存储器阵列之间传送数据。存储操作 (RAM数据至E<sup>2</sup>PROM) 在5ms或更短的时间内完成; 调出操作 (E<sup>2</sup>PROM数据至RAM) 在2 μs或更短的时间内完成。

X24C45还包括AUTOSTORE (自动存储) 特性, 这是一种用户可选的特性, 当V<sub>cc</sub>下降到预置的门限以下时, 自动完成存储操作。

Xicor NOVRAM设计成能不受限制地把数据从主机写至RAM或从E<sup>2</sup>PROM调至RAM, 最小的存储操作次数为1,000,000次。规定的固有数据保存期大于100年。

#### 1.2 特点

AUTOSTORE™ (自动存储) NOVRAM

—— 在失去V<sub>cc</sub>时自动执行存储操作

单5伏电源

能理想地和单片微计算机一起使用

—— 最少I/O接口

—— 串行端口兼容 (COPS™, 8051)

—— 易于和微控制器端口接口

非易失性功能的软件和硬件控制

上电时自动调出

TTL和CMOS兼容

低功耗

—— 工作电流: 10mA

—— 待机状态电流: 50 μA

8引脚PDIP和8引脚SOIC封装

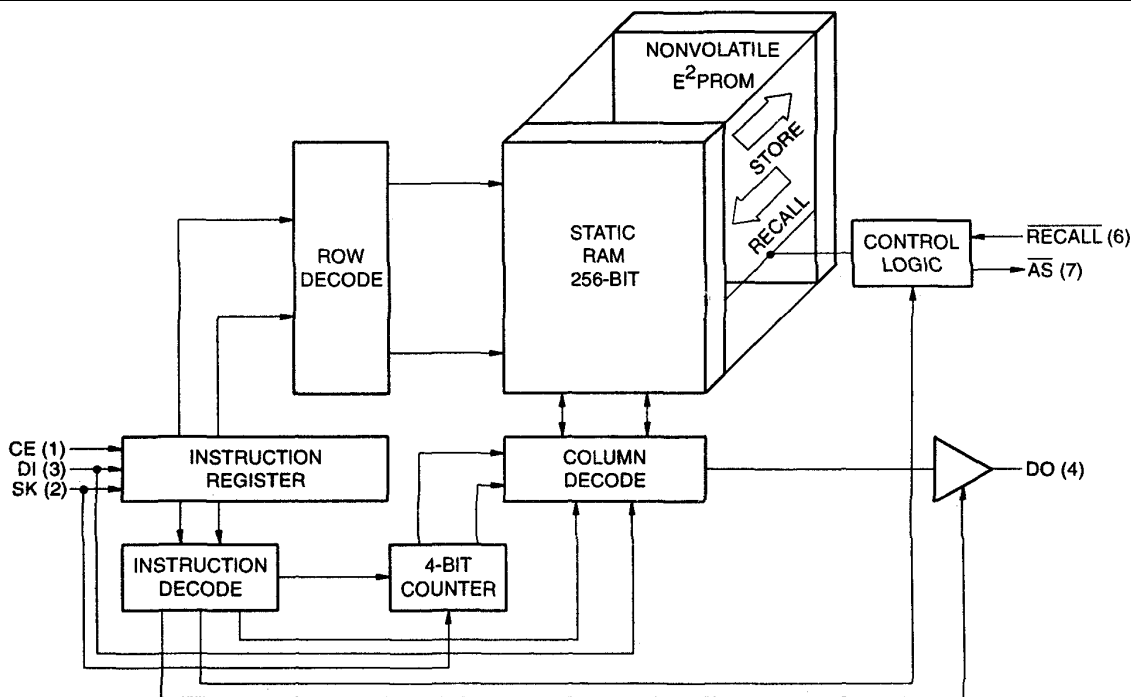
高可靠性

—— 存储周期: 1,000,000

—— 数据保存期: 100年

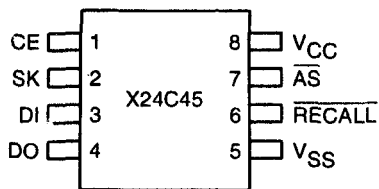
#### 1.3 功能方框图

X24C45的功能方框图如下图所示。



### 1.4 引脚排列

X24C45的引脚排列如下图所示。



### 1.5 引脚名称与说明

X24C45的引脚名称如下表所示。

符号	说明
CE	芯片允许（使能）
SK	串行时钟
DI	串行数据输入
DO	串行数据输出
$\overline{\text{RECALL}}$	调用输入
$\overline{\text{AS}}$	AUTOSTORE（自动存储）输出
Vcc	+5V
Vss	地

#### 芯片允许（CE）

为了允许所有的读/写操作，芯片允许输入端必须为高电平。在读或写命令之后，CE必须保持高电平，直到数据传送完成为止。CE为低电平将使X24C45处于低功率的待机方式并复位指令寄存器。因此，在为下一命令作准备时，为了使指令寄存器复位，操作完成之后必须把CE拉至低电平。

#### 串行时钟（SK）

SK用于使所有数据能在时钟同步下输入和输出器件。

#### 数据输入（DI）

DI是串行数据输入端。

#### 数据输出（DO）

DO是串行数据输出端。除了在响应READ指令数据输出周期期间之外，它均处于高阻抗状态。

#### AUTOSTORE（自动存储）输出（ $\overline{\text{AS}}$ ）

$\overline{\text{AS}}$ 是漏极开路输出端，当它有效时表示Vcc已降至AUTOSTORE（自动存储）门限（ $V_{\text{ASTH}}$ ）之下。 $\overline{\text{AS}}$ 可以和多个漏极开路输出端“线或”（wire-ORed）连接并可用作微控制器的中断输入或作低功率复位电路的输入。

#### $\overline{\text{RECALL}}$

$\overline{\text{RECALL}}$ 为低电平将启动从E<sup>2</sup>PROM至RAM阵列的内部数据传送。

## 二、工作原理

X24C45包含一个8位的指令寄存器。它经过DI输入端来访问，数据在SK的上升沿由时钟同步输入。在整个数据传送操作期间CE必须为高电平。

表1包括了指令及其操作码的列表。所有指令的最高有效位（MSB）是逻辑1（高电平），位6至3是RAM地址位（A）或不关心（X）而位2至0是操作码。X24C45要求按最高位（MSB）在前的方式送入指令。

在CE为高电平之后，直至逻辑“1”送入DI为止，X24C45将不会开始解释数据流。因此，可以在SK工作（running）且DI为低电平的情况下把CE拉至高电平。然后，在X24C45开始任何动作之前，DI必须变为高电平以表示指令的起始条件。

此外，SK时钟是完全静态的（totally static）。用户可完全停止时钟，数据移动将被停止。重新启动时钟将恢复数据的移动。

表1 指令集

指令	格式, I <sub>2</sub> I <sub>1</sub> I <sub>0</sub>	操 作
WRDS (图3)	1 XXXX 000	复位写允许锁存器 (禁止写和存储)
STO (图3)	1 XXXX 001	把RAM数据存储入E <sup>2</sup> PROM
ENAS	1 XXXX 010	允许AUTOSTORE (自动存储) 特性
WRITE (图2)	1 AAAA 011	把数据写入地址AAAA
WREN (图2)	1 XXXX 100	设置写允许锁存器 (允许写和存储)
RCL (图3)	1 XXXX 101	把E <sup>2</sup> PROM数据调入RAM
READ (图1)	1 AAAA 11X	从RAM地址AAAA读出数据

X = 不关心    A = 地址

### 2.1 RCL和RECALL

软件RCL指令或RECALL输入端的低电平可以启动数据从E<sup>2</sup>PROM传送到RAM。这种软件或硬件的调用操作设置内部“先前调用（previous recall）”锁存器。该锁存器上电时被复位，为了允许任何写或任何存储操作，它必须由用户有意地加以设置。虽然上电前完成了调用操作，但是此操作并不设置“先前调用”锁存器。

### 2.2 WRDS和WREN

X24C45内部包括“写允许（write enable）”锁存器。为了写入RAM或对E<sup>2</sup>PROM进行存储操作，必须设置该锁存器。WREN指令设置锁存器；WRDS指令复位锁存器，禁止RAM写和E<sup>2</sup>PROM存储，有效地保护非易失性数据使之免遭破坏。上电时“写允许”锁存器自动复位。

### 2.3 STO

软件STO指令将启动数据从RAM至E<sup>2</sup>PROM的传送。为了避免不想要的存储操作，下列条件必须为真：

- \* 发生STO指令
- \* 内部“写允许”锁存器必须被设置（WREN指令已发出）
- \* “先前调用”锁存器必须被设置（软件或硬件调用操作）。

一旦存储周期开始，所有其他器件功能将被禁止。存储周期完成之后，写允许锁存器被复位。存储操作的允许/禁止条件的状态图说明请参见图4。

### 2.4 WRITE (写)

WRITE (写) 指令包含要写的字的4位地址。写指令之后紧接要写的16位字。在整个操作期间，CE必须保持高电平。在SK的下一个上升沿之前，CE必须变为低电平。如果CE过早变至低电平（在指令之后但在16位数据被传送之前），那么指令寄存器将被复位，移入的数据将被写到RAM。

如果CE保持高电平的时间大于24个SK时钟周期（8位指令加16位数据），那么已移入的数据将被重写。

## 2.5 READ (读)

READ (读) 指令包含要访问的字的4位地址。与其它6个指令不同, 该指令字的Io是 "不关心"。这提供了两个优点。在把DI和DO二者连接在一起的设计中, 指令中不存在第8位将允许主机时间把I/O线从输出转为输入。其次, 在第9个SK时钟周期内, 它可供有效数据输出之用。

读操作期间首位输出Do被截断 (truncated)。即, 它在内部由第8个SK时钟的下降沿同步; 然而, 所有后续位由SK的上升沿同步 (参见读周期图)。

## 2.6 低功率方式

当CE为低电平时, 非关键的内部器件被断电, 使器件处于待机状态, 因而使功耗为最小。

## 2.7 AUTOSTORE (自动存储) 特性

AUTOSTORE (自动存储) 指令 (ENAS) 设置 "AUTOSTORE允许" 锁存器, 使X24C45在Vcc降至AUTOSTORE (自动存储) 门限 (V<sub>ASTH</sub>) 以下时自动执行存储操作。

## 2.8 写保护

X24C45提供了两种软件写保护机构以防止未知数据的偶然存储。

### 2.8.1 上电状态

上电时 "写允许" 和 "AUTOSTORE (自动存储) 允许" 锁存器处于复位状态, 禁止任何存储操作。

### 2.8.2 未知数据存储

在上电后 "先前调用 (previous recall)" 锁存器必须被设置。它可仅通过运行软件或通过硬件调用操作来设置, 它们确保所有RAM单元内的数据有效。

## 2.9 系统的考虑

### 2.9.1 上电调用 (power-Up Recall)

X24C45执行上电调用, 它把E<sup>2</sup>PROM的内容传送到RAM阵列。虽然可从RAM阵列读出数据, 但是这种调用并不设置 "先前调用" 锁存器。在这种上电调用操作期间内, 所有的命令被忽略。因此, 在Vcc稳定之后, 主机还应当把X24C45任何操作延迟最小为t<sub>PUR</sub>的时间。

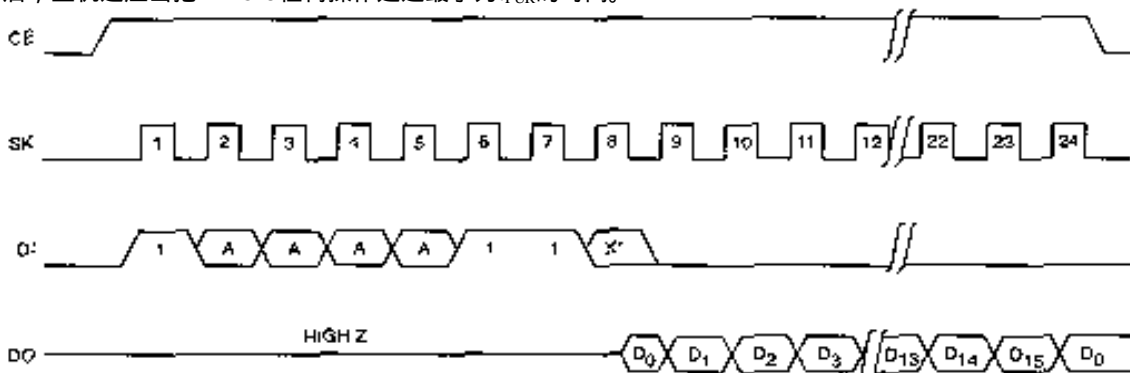


图1 RAM读

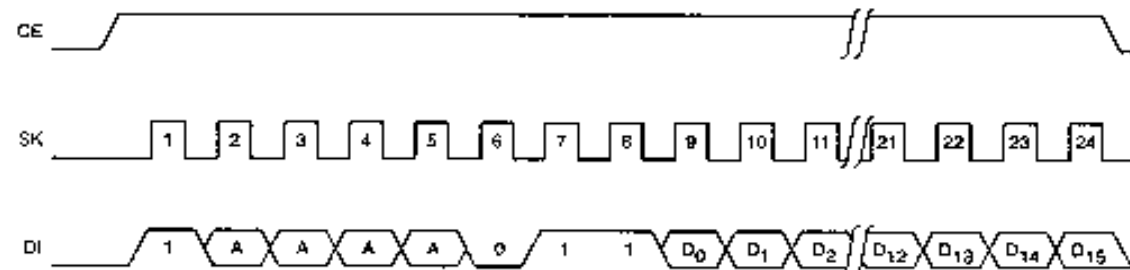


图2 RAM写

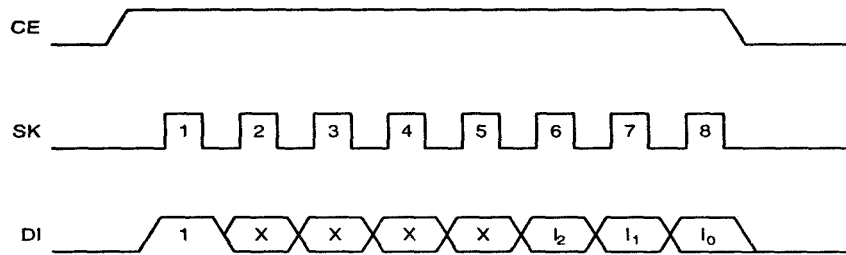


图3 无数据 (Non-Data) 操作

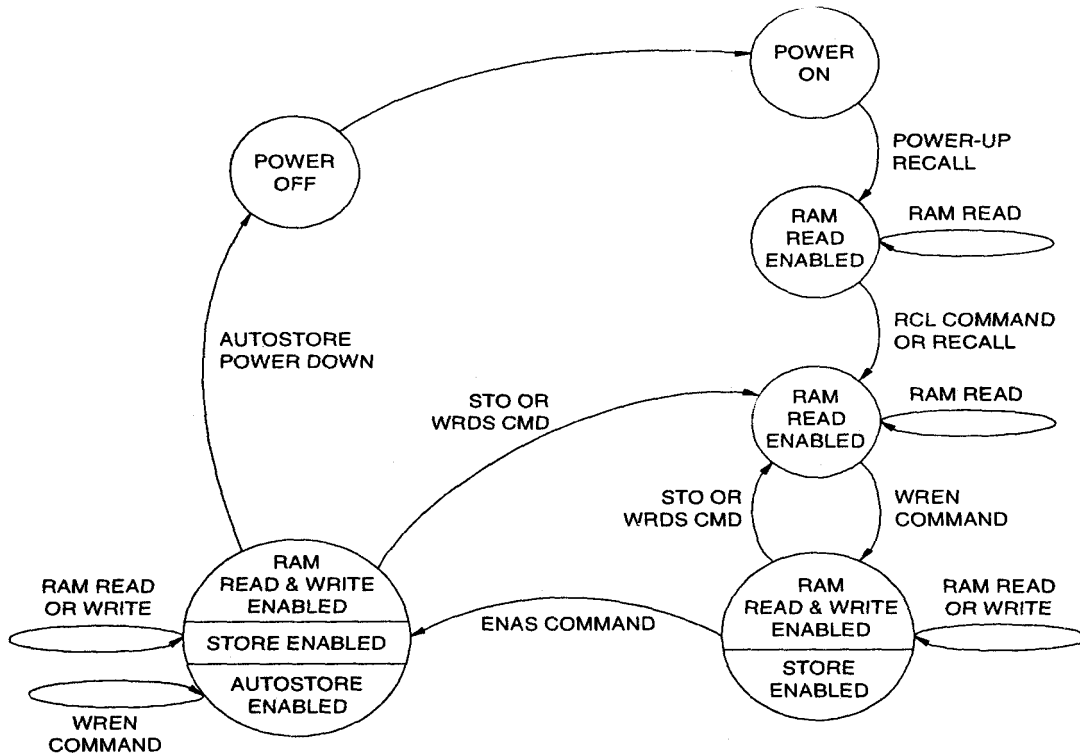


图4 X24C45状态图

### 三、特性

#### 3.1 极限参数\*

工作温度	-65 至+135
存储温度	-65 至+150
任何引脚相对于V <sub>SS</sub> 的电压	-1V至+7V
直流输出电流	5mA
引脚温度 (焊接, 10秒)	300

\* 注：强度超出“极限参数”中列出的数据可能导致器件的永久性损坏。这些仅仅是强度的额定值，并不意味着在这些条件下或在任何其它超出本说明书中运用一节所示条件的情况下器件能有效地工作。延长在极限参数下的工作时间可能影响器件的可靠性。

#### 3.2 推荐的工作条件

温度	Min.	Max.
商用	0	+70
工业用	-40	+85
军用	-55	+125

电源电压	极限值
X24C45	5V±10%

### 3.3 直流工作特性 (除非另有说明, 均在推荐的工作条件下)

Symbol	Parameter	Limits		Units	Test Conditions
		Min.	Max.		
I <sub>CC1</sub>	V <sub>CC</sub> Supply Current (TTL Inputs)		10	mA	SK = 0.4V/2.4V Levels @ 1MHz, DO = Open, All Other Inputs = V <sub>IH</sub>
I <sub>CC2</sub>	V <sub>CC</sub> Supply Current (During AUTOSTORE)		2	mA	All Inputs = V <sub>IH</sub> , CE = V <sub>IL</sub> , DO = Open, V <sub>CC</sub> = 4.3V
I <sub>SB1</sub>	V <sub>CC</sub> Standby Current (TTL Inputs)		1	mA	DO = Open, CE = V <sub>IL</sub> , All Other Inputs = V <sub>IH</sub>
I <sub>SB2</sub>	V <sub>CC</sub> Standby Current (CMOS Inputs)		50	μA	DO = Open, CE = V <sub>SS</sub> , All Other Inputs = V <sub>CC</sub> - 0.3V
I <sub>LI</sub>	Input Load Current		10	μA	V <sub>IN</sub> = V <sub>SS</sub> to V <sub>CC</sub>
I <sub>LO</sub>	Output Leakage Current		10	μA	V <sub>OUT</sub> = V <sub>SS</sub> to V <sub>CC</sub>
V <sub>IL</sub> (1)	Input LOW Voltage	-1	0.8	V	
V <sub>IH</sub> (1)	Input HIGH Voltage	2	V <sub>CC</sub> + 1	V	
V <sub>OL</sub>	Output LOW Voltage		0.4	V	I <sub>OL</sub> = 4.2mA
V <sub>OH</sub>	Output HIGH Voltage	2.4		V	I <sub>OH</sub> = -2mA
V <sub>OL(AS)</sub>	Output LOW Voltage (AS)		0.4	V	I <sub>OL(AS)</sub> = 1mA

### 3.4 使用期限和数据保存期限

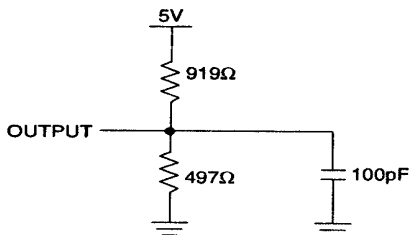
Parameter	Min.	Units
Endurance	100,000	Data Changes Per Bit
Store Cycles	1,000,000	Store Cycles
Data Retention	100	Years

### 3.5 电容 (T<sub>A</sub>=+25, f=1MHz, V<sub>CC</sub>=5V)

Symbol	Parameter	Max.	Units	Test Conditions
C <sub>OUT</sub> (2)	Output Capacitance	8	pF	V <sub>OUT</sub> = 0V
C <sub>IN</sub> (2)	Input Capacitance	6	pF	V <sub>IN</sub> = 0V

注: 1. V<sub>IL</sub> min.和V<sub>IH</sub> max.仅供参考且不测试。  
2. 此参数周期性地被采样, 并非100%测试。

### 3.6 等效交流负载电路



### 3.7 交流测试条件

Input Pulse Levels	0V to 3V
Input Rise and Fall Times	10ns
Input and Output Timing Levels	1.5V

### 3.8 交流特性 (除非另有说明, 均在推荐的工作条件下)

#### 3.8.1 读写周期极限值

Symbol	Parameter	Min.	Max.	Units
F <sub>SK</sub> (3)	SK Frequency		1	MHz
t <sub>SKH</sub>	SK Positive Pulse Width	400		ns
t <sub>SKL</sub>	SK Negative Pulse Width	400		ns
t <sub>DS</sub>	Data Setup Time	400		ns
t <sub>DH</sub>	Data Hold Time	80		ns
t <sub>PD1</sub>	SK to Data Bit 0 Valid		375	ns
t <sub>PD</sub>	SK to Data Valid		375	ns
t <sub>Z</sub>	Chip Enable to Output High Z		1	μs
t <sub>CES</sub>	Chip Enable Setup	800		ns
t <sub>CEH</sub>	Chip Enable Hold	350		ns
t <sub>CDS</sub>	Chip Deselect	800		ns

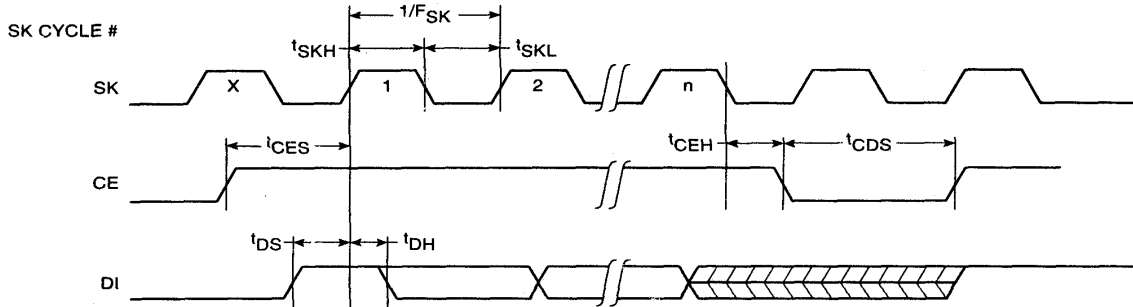
3.8.2 上电定时参数

Symbol	Parameter	Max.	Units
$t_{PUR}^{(4)}$	Power-up to Read Operation	200	$\mu s$
$t_{PUW}^{(4)}$	Power-up to Write or Store Operation	5	ms

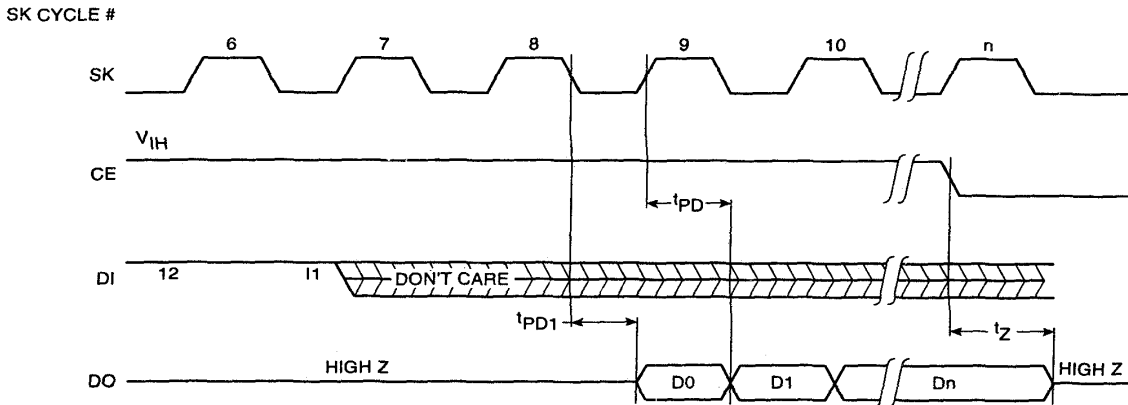
注释：3. SK上升和下降时间必须小于50ns。

4.  $t_{PUR}$ 和 $t_{PUW}$ 是从V<sub>CC</sub>稳定直至规定的工作可以开始所需的延迟。这些参数周期性地被采样，并非100%测试。

3.8.3 写周期时序图



3.8.4 读周期时序图



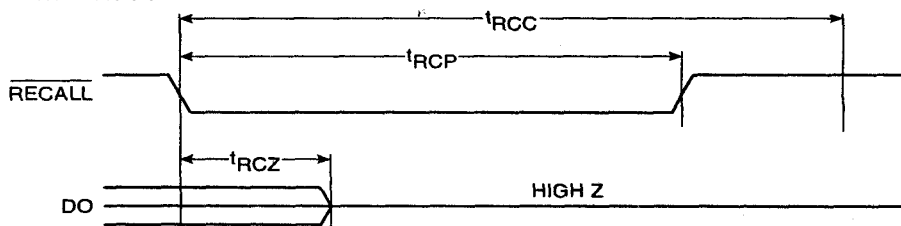
3.8.5 非易失性操作

操作	RECALL	软件指令	写允许锁存器状态	先前调用锁存器状态
硬件调用	0	NOP <sup>(5)</sup>	X	X
软件调用	1	RCL	X	X
软件存储	1	STO	置位	置位

3.8.6 阵列调用参数极限值

Symbol	Parameter	Min.	Max.	Units
$t_{RCC}$	Recall Cycle Time	2		$\mu s$
$t_{RCP}$	Recall Pulse Width <sup>(6)</sup>	500		ns
$t_{RCZ}$	Recall to Output in High Z		500	ns

3.8.7 调用时序图



### 3.8.8 软件存储周期参数的极限值

Symbol	Parameter	Min.	Typ.(7)	Max.	Units
$t_{ST}$	Store Time After Clock 8 of STO Command		2	5	ms

注释：5. NOP表示X24C45不是正在执行指令。

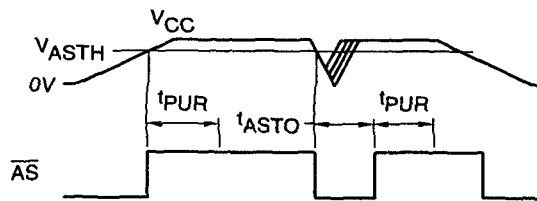
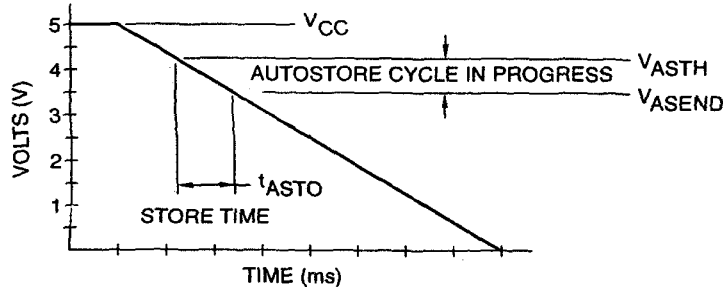
6. Recall (调用) 上升时间必须 $<10 \mu s$ 。

7. 典型值是在 $T_A=25$  和额定电源电压条件下的数值。

### 3.8.9 AUTOSTORE (自动存储) 周期参数极限值

Symbol	Parameter	Min.	Max.	Units
$t_{ASTO}$	AUTOSTORE Cycle Time		5	ms
$V_{ASTH}$	AUTOSTORE Threshold Voltage	4.0	4.3	V
$V_{ASEND}$	AUTOSTORE Cycle End Voltage	3.5		V

### 3.8.10 AUTOSTORE (自动存储) 周期时序图



### 3.9 符号表

波形	输入	输出
	必须是稳定的	将是稳定的
	可以从低电平变至高电平	将从低电平变至高电平
	可以从高电平变至低电平	将从高电平变至低电平
	不关心：允许变化	变化：状态未知
	N/A	中心线为高阻抗